

Requested Patent: JP2002164347A

Title: METHOD OF DEPOSITING ORGANOSILICATE LAYERS ;

Abstracted Patent: EP1180554 ;

Publication Date: 2002-02-20 ;

Inventor(s):

GAILLARD FREDERIC (FR); LIM TIAN-HOE (SG); XIA LI-QUN (US); YIEH ELLIE (US)
;

Applicant(s): APPLIED MATERIALS INC (US) ;

Application Number: EP20010118984 20010806 ;

Priority Number(s): US20000638803 20000812 ;

IPC Classification: C23C16/50 ;

Equivalents: ;

ABSTRACT:

A method of forming an organosilicate layer is disclosed. The organosilicate layer is formed by applying an electric field to a gas mixture comprising a phenyl-based silane compound. The gas mixture may optionally include an oxidizing gas. The organosilicate layer is compatible with integrated circuit fabrication processes. In one integrated circuit fabrication process, the organosilicate layer is used as an anti-reflective coating (ARC). In another integrated circuit fabrication process, the organosilicate layer is incorporated into a damascene structure.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-164347

(P2002-164347A)

(43) 公開日 平成14年6月7日(2002.6.7)

(51) Int.Cl. ⁷	識別記号	F I	テ-コ-ト* (参考)
H 0 1 L 21/316		H 0 1 L 21/316	X 2 H 0 2 5
G 0 3 F 7/11	5 0 3	G 0 3 F 7/11	5 0 3 5 F 0 5 8

審査請求 未請求 請求項の数70 O L 外国語出願 (全 42 頁)

(21) 出願番号 特願2001-245703(P2001-245703)

(22) 出願日 平成13年8月13日(2001.8.13)

(31) 優先権主張番号 09/638803

(32) 優先日 平成12年8月12日(2000.8.12)

(33) 優先権主張国 米国 (US)

(71) 出願人 390040660

アプライド マテリアルズ インコーポレイテッド

APPLIED MATERIALS, INCORPORATED

アメリカ合衆国 カリフォルニア州

95054 サンタ クララ パウアーズ アベニュー 3050

(72) 発明者 フレデリック ジェラード

フランス国, 38500 ヴォワロン, ルーデタユファディエル (番地なし)

(74) 代理人 100088155

弁理士 長谷川 芳樹 (外2名)

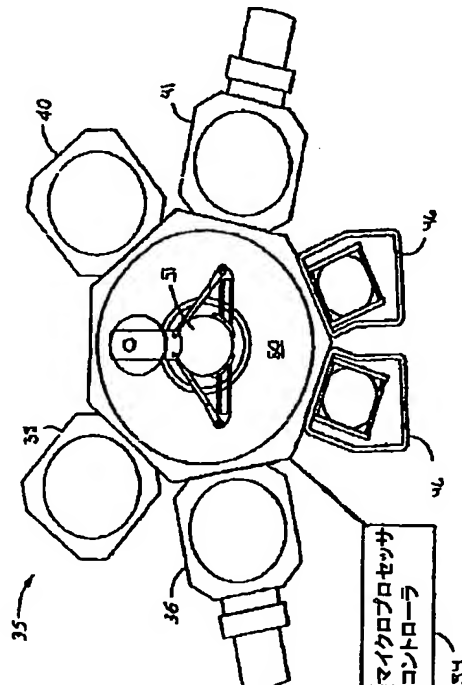
最終頁に続く

(54) 【発明の名称】 有機ケイ酸塩層を堆積する方法

(57) 【要約】

【課題】 有機ケイ酸塩層を形成する方法が開示される。

【解決手段】 有機ケイ酸塩層は、フェニル基を有するシラン化合物を含む混合ガスへ電界を印加することによって形成される。混合ガスは任意に酸化性ガスを含んでよい。有機ケイ酸塩層は、集積回路製造プロセスと相性が良い。1つの集積回路製造プロセスでは、有機ケイ酸塩層は、反射防止皮膜 (ARC) として使用される。別の集積回路製造プロセスでは、有機ケイ酸塩層は、ダマシン構造内へ組込まれる。



【特許請求の範囲】

【請求項1】 薄膜を堆積する方法であって、基板を堆積チャンバ内に配置するステップと、フェニル基を有するシラン化合物を有する混合ガスを、堆積チャンバへ供給するステップと、堆積チャンバ内で混合ガスに電界を印加して、有機ケイ酸塩層を基板上に形成するステップとを有する方法。

【請求項2】 混合ガスが更に、酸化性ガスを含有する請求項1に記載の方法。

【請求項3】 フェニル基を有するシラン化合物が、その一般的化学式が $\text{SiC}_a\text{O}_b\text{H}_c$ であり、 a は6～30、 b は0～3、 c は9～30である請求項1に記載の方法。

【請求項4】 フェニル基を有するシラン化合物が、フェニルシラン (SiC_6H_9) と、フェニルメチルシラン ($\text{SiC}_7\text{H}_{11}$) と、フェニルエチルシラン ($\text{SiC}_8\text{H}_{13}$) と、フェニルメチルエチルシラン ($\text{SiC}_9\text{H}_{15}$) と、フェニルメトキシシラン ($\text{SiC}_7\text{OH}_{11}$) と、フェニルエトキシシラン ($\text{SiC}_8\text{OH}_{13}$) と、フェニルメチルエトキシシラン ($\text{SiC}_9\text{OH}_{15}$) と、フェニルメトキシエトキシシラン ($\text{SiC}_9\text{O}_2\text{H}_{13}$) と、これらの混合物とから成る群より選択される請求項3に記載の方法。

【請求項5】 酸化性ガスが、亜酸化窒素 (N_2O) と、酸素 (O_2) と、オゾン (O_3) と、一酸化炭素 (CO) と、二酸化炭素 (CO_2) と、窒素 (N_2) と、これらの混合物とから成る群より選択される請求項2に記載の方法。

【請求項6】 堆積チャンバ内で混合ガスへ印加される電界が、高周波 (RF) 電力である請求項1に記載の方法。

【請求項7】 RF電力が、約50ワット～約500ワットである請求項6に記載の方法。

【請求項8】 堆積チャンバが、約1 Torr～約10 Torrの圧力に維持される請求項1に記載の方法。

【請求項9】 フェニル基を有するシラン化合物が、約400mgm～約1000mgmの流量で堆積チャンバへ供給される請求項1に記載の方法。

【請求項10】 酸化性ガスが、約1sccm～500sccmの流量で堆積チャンバへ供給される請求項2に記載の方法。

【請求項11】 堆積チャンバの温度が、約100℃～約400℃に維持される請求項1に記載の方法。

【請求項12】 基板上へ有機ケイ酸塩層を形成する方法であって、基板を堆積チャンバ内へ配置するステップと、フェニル基を有するシラン化合物を有する混合ガスを、堆積チャンバへ供給するステップと、堆積チャンバ内で混合ガスに電界を印加して、有機ケイ酸塩層を基板上へ形成するステップとを有する方法。

【請求項13】 混合ガスが更に、酸化性ガスを含有する請求項12に記載の方法。

【請求項14】 フェニル基を有するシラン化合物が、その一般的化学式が $\text{SiC}_a\text{O}_b\text{H}_c$ であり、 a は6～30、 b は0～3、 c は9～30である請求項12に記載の方法。

【請求項15】 フェニル基を有するシラン化合物が、フェニルシラン (SiC_6H_9) と、フェニルメチルシラン ($\text{SiC}_7\text{H}_{11}$) と、フェニルエチルシラン ($\text{SiC}_8\text{H}_{13}$) と、フェニルメチルエチルシラン ($\text{SiC}_9\text{H}_{15}$) と、フェニルメトキシシラン ($\text{SiC}_7\text{OH}_{11}$) と、フェニルエトキシシラン ($\text{SiC}_8\text{OH}_{13}$) と、フェニルメチルエトキシシラン ($\text{SiC}_9\text{OH}_{15}$) と、フェニルメトキシエトキシシラン ($\text{SiC}_9\text{O}_2\text{H}_{13}$) と、これらの混合物とから成る群より選択される請求項14に記載の方法。

【請求項16】 酸化性ガスが、亜酸化窒素 (N_2O) と、酸素 (O_2) と、オゾン (O_3) と、一酸化炭素 (CO) と、二酸化炭素 (CO_2) と、窒素 (N_2) と、これらの混合物とから成る群より選択される請求項13に記載の方法。

【請求項17】 堆積チャンバ内で混合ガスへ印加される電界が高周波 (RF) 電力である請求項12に記載の方法。

【請求項18】 RF電力が、約50ワット～約500ワットある請求項17に記載の方法。

【請求項19】 堆積チャンバが、圧力約1 Torr～約10 Torrに維持される請求項12に記載の方法。

【請求項20】 フェニル基を有するシラン化合物が、約400mgm～約1000mgmの流量で堆積チャンバへ供給される請求項12に記載の方法。

【請求項21】 酸化性ガスが、約1sccm～約500sccmの流量で堆積チャンバへ供給される請求項13に記載の方法。

【請求項22】 堆積チャンバの温度が、約100℃～約400℃に維持される請求項12に記載の方法。

【請求項23】 ソフトウェアルーチンを有するコンピュータ記憶媒体であって、該ソフトウェアルーチンの実行により、汎用コンピュータが以下の層堆積方法を用いて堆積チャンバを制御し、

該層堆積方法は、基板を堆積チャンバ内に配置するステップと、フェニル基を有するシラン化合物を有する混合ガスを堆積チャンバへ供給するステップと、堆積チャンバ内で、混合ガスに電界を印加して、有機ケイ酸塩層を基板上に形成するステップとを有するコンピュータ記憶媒体。

【請求項24】 混合ガスが更に、酸化性ガスを含有する請求項23に記載のコンピュータ記憶媒体。

【請求項25】 フェニル基を有するシラン化合物が、

その一般的化学式が $\text{SiC}_a\text{O}_b\text{H}_c$ であり、 a は 6~30、 b は 0~3、 c は 9~30 である請求項 23 に記載のコンピュータ記憶媒体。

【請求項 26】 フェニル基を有するシラン化合物が、フェニルシラン (SiC_6H_9) と、フェニルメチルシラン ($\text{SiC}_7\text{H}_{11}$) と、フェニルエチルシラン ($\text{SiC}_8\text{H}_{13}$) と、フェニルメチルエチルシラン ($\text{SiC}_9\text{H}_{15}$) と、フェニルメトキシシラン ($\text{SiC}_7\text{OH}_{11}$) と、フェニルエトキシシラン ($\text{SiC}_8\text{OH}_{13}$) と、フェニルメチルエトキシシラン ($\text{SiC}_9\text{OH}_{15}$) と、フェニルメトキシエトキシシラン ($\text{SiC}_9\text{O}_2\text{H}_{13}$) と、これらの混合物とから成る群より選択される請求項 25 に記載のコンピュータ記憶媒体。

【請求項 27】 酸化性ガスが、亜酸化窒素 (N_2O) と、酸素 (O_2) と、オゾン (O_3) と、一酸化炭素 (CO) と、二酸化炭素 (CO_2) と、窒素 (N_2) と、これらの混合物とから成る群より選択される請求項 24 に記載のコンピュータ記憶媒体。

【請求項 28】 堆積チャンバ内で混合ガスへ印加される電界が、高周波 (RF) 電力である請求項 23 に記載のコンピュータ記憶媒体。

【請求項 29】 RF 電力が、約 50 ワット~約 500 ワットである請求項 28 に記載のコンピュータ記憶媒体。

【請求項 30】 堆積チャンバが、約 1 Torr~約 10 Torr の圧力に維持される請求項 23 に記載のコンピュータ記憶媒体。

【請求項 31】 フェニル基を有するシラン化合物が、約 400 mg/m~約 1000 mg/m の流量で堆積チャンバに供給される請求項 23 に記載のコンピュータ記憶媒体。

【請求項 32】 酸化性ガスが、約 1 sccm~500 sccm の流量で堆積チャンバに供給される請求項 24 に記載のコンピュータ記憶媒体。

【請求項 33】 堆積チャンバの温度が、約 100℃~約 400℃ に維持される請求項 23 に記載のコンピュータ記憶媒体。

【請求項 34】 デバイスを形成する方法であって、フェニル基を有するシラン化合物を有する混合ガスに電界を印加して、有機ケイ酸塩層を基板上に形成するステップと、有機ケイ酸塩層の少なくとも 1 つの区域にパターンを形成するステップとを有する方法。

【請求項 35】 有機ケイ酸塩層をマスクとして使用して、有機ケイ酸塩層の少なくとも 1 つの区域に形成されたパターンを、基板内へ転写するステップを更に有する請求項 34 に記載の方法。

【請求項 36】 有機ケイ酸塩層を基板から除去するステップを更に有する請求項 35 に記載の方法。

【請求項 37】 基板が、自身の上に形成される 1 つ以

上の材料層を有する請求項 34 に記載の方法。

【請求項 38】 有機ケイ酸塩層の少なくとも 1 つの区域におけるパターンの形成の工程が、エネルギー感応性レジスト材料の層を、有機ケイ酸塩層上に形成するステップと、エネルギー感応性レジスト材料を、パターニングを有する放射に曝露して、エネルギー感応性レジスト材料の層にパターン画像を導入するステップと、エネルギー感応性レジスト材料の層に導入されたパターンの画像を現像するステップと、エネルギー感応性レジスト材料の層をマスクとして用い、有機ケイ酸塩層の中にパターンを転写するステップとを有する請求項 34 に記載の方法。

【請求項 39】 エネルギー感応性レジスト材料の層を形成する前に有機ケイ酸塩層上に中間層を形成し、そこにパターンの画像を導入し、パターンを現像するステップと、エネルギー感応性レジスト材料をマスクとして用いて、エネルギー感応性レジスト材料の層に現像されたパターンの画像を中間層の中に転写するステップと、中間層をマスクとして使用してパターンを有機ケイ酸塩層の中に転写するステップとを更に有する請求項 38 に記載の方法。

【請求項 40】 該中間層が酸化物である請求項 39 に記載の方法。

【請求項 41】 該酸化物が、二酸化ケイ素と、フルオロケイ酸塩ガラス (FSG) と、酸窒化ケイ素とから成る群より選択される請求項 40 に記載の方法。

【請求項 42】 有機ケイ酸塩層が、フッ素ベースの化合物を用いて基板より除去される請求項 36 に記載の方法。

【請求項 43】 フッ素基を有する化合物が、四フッ化炭素 (CF_4) と、フルオロメタン (CF_3) と、フルオロエタン (C_2F_6) と、フルオロプロペン (C_3F_8) とから成る群より選択される請求項 42 に記載の方法。

【請求項 44】 有機ケイ酸塩層が、約 250 nm (ナノメートル) 未満の波長に対する反射防止皮膜である請求項 34 に記載の方法。

【請求項 45】 有機ケイ酸塩層が、約 250 nm 未満の波長に対して、約 0.1~約 0.7 の光吸収係数を有する請求項 34 に記載の方法。

【請求項 46】 該光吸収係数が、有機ケイ酸塩層の厚み方向に対して約 0.1~約 0.7 で変化する請求項 45 に記載の方法。

【請求項 47】 有機ケイ酸塩層が、約 1.2~約 1.7 の屈折率を有する請求項 34 に記載の方法。

【請求項 48】 混合ガスが、更に酸化性ガスを有する請求項 34 に記載の方法。

【請求項 49】 フェニル基を有するシラン化合物が、その一般的化学式が $\text{SiC}_a\text{O}_b\text{H}_c$ であり、 a は 6~3

0であり、bは0～3であり、cは9～30である請求項34に記載の方法。

【請求項50】 フェニル基を有するシラン化合物が、フェニルシラン (SiC_6H_9) と、フェニルメチルシラン ($\text{SiC}_7\text{H}_{11}$) と、フェニルエチルシラン ($\text{SiC}_8\text{H}_{13}$) と、フェニルメチルエチルシラン ($\text{SiC}_9\text{H}_{15}$) と、フェニルメトキシシラン ($\text{SiC}_7\text{OH}_{11}$) と、フェニルエトキシシラン ($\text{SiC}_8\text{OH}_{13}$) と、フェニルメチルエトキシシラン ($\text{SiC}_9\text{OH}_{13}$) と、フェニルメトキシエトキシシラン ($\text{SiC}_9\text{O}_2\text{H}_{13}$) と、これらのこれらの混合物とから成る群より選択される請求項49に記載の方法。

【請求項51】 酸化性ガスが、亜酸化窒素 (N_2O) と、酸素 (O_2) と、オゾン (O_3) と、一酸化炭素 (CO) と、二酸化炭素 (CO_2) と、窒素 (N_2) と、これらの混合物とから成る群より選択される請求項48に記載の方法。

【請求項52】 混合ガスへ印加される電界が、高周波 (RF) 電力である請求項34に記載の方法。

【請求項53】 RF電力が、約50ワット～約500ワットである請求項52に記載の方法。

【請求項54】 有機ケイ酸塩層が、約1Torr～約10Torrに圧力が維持される堆積チャンバ内で形成される請求項34に記載の方法。

【請求項55】 フェニル基を有するシラン化合物が、約400mgm～約1000mgmの流量で堆積チャンバに供給される請求項54に記載の方法。

【請求項56】 酸化性ガスが、約1sccm～500sccmの流量で堆積チャンバに供給される請求項54に記載の方法。

【請求項57】 堆積チャンバの温度が、約100℃～約400℃に維持される請求項54に記載の方法。

【請求項58】 ダマシン構造を製造する方法であって、
第1誘電体層を基板上に形成するステップと、
フェニル基を有するシラン化合物を有する混合ガスに電界を印加することにより、有機ケイ酸塩層を第1誘電体層上に形成するステップと、
有機ケイ酸塩層をパターニングし、その中にコンタクト／バイアを形成するステップと、
第2誘電体層を、パターニングされた有機ケイ酸塩層上に形成するステップと、
第2誘電体層をパターニングし、そこに、有機ケイ酸塩層に形成された該コンタクト／バイアの上に配置される配線を形成するステップと、
第1誘電体層をエッチングし、そこにコンタクト／バイアを形成するステップと、
該コンタクト／バイア及び該配線を導電性材料で充填するステップとを有する方法。

【請求項59】 第1誘電体層及び第2誘電体層のそれ

ぞれが、アモルファスカーボンと、フッ素化アモルファスカーボンと、バリレンと、フッ素化ケイ酸塩ガラス (FSG) と、 AF_4 と、BCBと、炭化ケイ素と、酸窒化物 (オキシナイトライド) と、これらの混合物とから成る群より選択される請求項58に記載の方法。

【請求項60】 コンタクト／バイア及び配線を充填する導電性材料が、銅と、アルミニウムと、タングステンと、これらの混合物とから成る群より選択される請求項58に記載の方法。

【請求項61】 混合ガスが更に、酸化性ガスを有する請求項56に記載の方法。

【請求項62】 フェニル基を有するシラン化合物が、その一般的化学式が $\text{SiC}_a\text{O}_b\text{H}_c$ であり、aは6～30、bは0～3、cは9～30である請求項58に記載の方法。

【請求項63】 フェニル基を有するシラン化合物が、フェニルシラン (SiC_6H_9) と、フェニルメチルシラン ($\text{SiC}_7\text{H}_{11}$) と、フェニルエチルシラン ($\text{SiC}_8\text{H}_{13}$) と、フェニルメチルエチルシラン ($\text{SiC}_9\text{H}_{15}$) と、フェニルメトキシシラン ($\text{SiC}_7\text{OH}_{11}$) と、フェニルエトキシシラン ($\text{SiC}_8\text{OH}_{13}$) と、フェニルメチルエトキシシラン ($\text{SiC}_9\text{OH}_{13}$) と、フェニルメトキシエトキシシラン ($\text{SiC}_9\text{O}_2\text{H}_{13}$) と、これらの混合物とから成る群より選択される請求項62に記載の方法。

【請求項64】 酸化性ガスが、亜酸化窒素 (N_2O) と、酸素 (O_2) と、オゾン (O_3) と、一酸化炭素 (CO) と、二酸化炭素 (CO_2) と、窒素 (N_2) と、これらの混合物とから成る群より選択される請求項61に記載の方法。

【請求項65】 混合ガスに印加される電界が、高周波 (RF) 電力である請求項58に記載の方法。

【請求項66】 RF電力が、約50ワット～約500ワットである請求項65に記載の方法。

【請求項67】 フェニル基を有するシラン化合物が、約400mgm～約1000mgmの流量で堆積チャンバに供給される請求項58に記載の方法。

【請求項68】 酸化性ガスが、約1sccm～500sccmの流量で堆積チャンバに供給される請求項61に記載の方法。

【請求項69】 堆積チャンバが、約1Torr～約10Torrの圧力に維持される請求項67に記載の方法。

【請求項70】 堆積チャンバの温度が、約100℃～約400℃に維持される請求項67に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、有機ケイ酸塩層、集積回路製造におけるその使用、及び、有機ケイ酸塩層を形成するための方法に関する。

【0002】

【従来の技術】集積回路は、何百万もの構成要素（例えば、トランジスタ、コンデンサ、及び抵抗器）を単一チップ上に含むことができる複雑なデバイスに進化した。チップ設計の進化は、より速い回路、より大きい回路密度を絶えず必要としている。より大きい回路密度に対する要求は、集積回路構成要素の寸法における縮小を伴なう。

【0003】集積回路構成要素の寸法が縮小するのに従い（例えば、サブミクロン寸法）、そのような構成要素の製造に使用される材料が、構成要素の電気的性能に貢献する。例えば、低い固有抵抗のメタル配線（例えば、銅及びアルミニウム）が、集積回路上の構成要素間の導電路を提供する。通常、メタル配線は、絶縁材料によって電気的に相互に隔離される。隣接するメタル配線間の距離及び／又は絶縁材料の厚さがサブミクロン寸法を有する場合、容量結合が、そのような配線間に生じる可能性がある。隣接するメタル配線間の容量結合は、クロストーク及び／又は抵抗と容量（RC）の遅延を引起すことがあり、それは集積回路の全般的性能を劣化させる。隣接するメタル配線間の容量結合を阻止するために、低い比誘電率（低k）の絶縁材料（例えば、比誘電率約4.5未満）が必要である。

【0004】

【発明が解決しようとする課題】より大きい集積回路密度に対する要求は、集積回路製造で使用するプロセスシーケンスへの要求も強い。例えば、従来のリソグラフィ技術を使用するプロセスシーケンスにおいて、エネルギー感応性レジストの層が、基板上的材料層の積層を覆って形成される。これらの下地材料層の多くは紫外線に対し反射性である。そのような反射は、エネルギー感応性レジスト材料内に形成されるラインやバイア等のフィーチャの寸法を歪ませる。

【0005】下地材料層からの反射を最小化しよう提案された1つの技術は、反射防止皮膜（ARC）を使用する。ARCは、レジストのパターン形成に先立ち反射性材料層を覆って形成される。ARCはレジストの描画中に下地材料層からの反射を抑制し、エネルギー感応性レジストの層内に正確なパターンの複製を提供する。

【0006】従って、集積回路製造に好適な低い比誘電率材料に対するニーズがこの技術分野で存在する。殊に望ましいのは、ARCでもある低い比誘電率材料であろう。

【0007】

【課題を解決するための手段】集積回路製造で使用する有機ケイ酸塩層を形成するための方法が提供される。1つの実施の形態では、有機ケイ酸塩層は、フェニル基を含むシラン化合物を含む混合ガスへ電界を印加することによって形成される。混合ガスは、任意に酸化性ガスを含んでもよい。

【0008】有機ケイ酸塩層は集積回路製造プロセスと

相性がよい。1つの集積回路製造プロセスでは、有機ケイ酸塩層は、DUVリソグラフィのための反射防止皮膜（ARC）として使用される。そのような実施の形態にとって好ましいプロセスシーケンスは、有機ケイ酸塩層を基板上に形成することを含んでいる。有機ケイ酸塩層は、約250nm未満の波長で、約1.20から約1.70の範囲の屈折率と、約0.1から約0.7の範囲の光吸収係数とを有する。有機ケイ酸塩層の屈折率（n）と光吸収係数（k）は調整可能であり、両者とも堆積温度だけでなく層形成中に使用されるガスの組成の関数として所望の範囲に変えることができる。有機ケイ酸塩層が基板上に形成された後に、エネルギー感応性レジスト材料の層がその上に形成される。パターンが約250nm未満の波長でエネルギー感応性レジスト内に形成される。その後、エネルギー感応性レジスト材料内に形成されたパターンは、有機ケイ酸塩層内へ転写される。有機ケイ酸塩層がパターン形成された後に、そのようなパターンは任意に有機ケイ酸塩ARC層をハードマスクとして使用して基板内へ転写される。

【0009】別の集積回路製造プロセスでは、有機ケイ酸塩層はダマシン構造内へ組込まれる。そのような実施の形態のために、好ましいプロセスシーケンスは、第1誘電体層を基板上に堆積することを含む。次に、有機ケイ酸塩層が、第1誘電体層上に形成される。その後、有機ケイ酸塩層は、パターン形成されエッチングされ、その中にコンタクト／バイアを形成する。有機ケイ酸塩層がパターン形成されエッチングされた後に、第2誘電体層がそれを覆って堆積される。次に、第2誘電体層は、パターン形成されてエッチングされ、その中に配線を形成する。第2誘電体層内に形成された配線は、有機ケイ酸塩層内に形成されたコンタクト／バイアを覆って配置される。配線が形成された後に、有機ケイ酸塩層内に形成されたコンタクト／バイアは、第1誘電体層を貫き基板表面までエッチングされる。その後、配線及びコンタクト／バイアを導電性材料で充填することによってダマシン構造が完成する。

【0010】

【発明の実施の形態】本発明の教示は、添付図面に関連させて以下の詳細な説明を熟慮することによって容易に理解できる。

【0011】図1は、先に記載された実施の形態に従って集積回路製造を行なうために使用可能なウエハ処理装置35の概略を示す。この装置は、通常、プロセスチャンバ36、38、40、41と、ロードロックチャンバ46と、搬送チャンバ50と、マイクロプロセッサコントローラ54とを、電源（図示せず）及び真空ポンプ（図示せず）等の他のハードウェア構成要素と共に備えている。そのようなウエハ処理装置35の例は、米国カリフォルニア州サンタクララのアブライドマテリアルズ社より入手可能なCENTURAシステムである。

【0012】本発明で使用するウエハ処理装置35の詳細は、同一人に譲渡された、1993年2月16日発行の米国特許第5,186,718号、発明の名称「段階真空式基板処理装置及び方法」で説明され、これは引用して本明細書に組込まれる。この装置35の顕著な特徴を、以下に簡潔に説明する。

【0013】ウエハ処理装置35は、搬送ロボット51を収容する搬送チャンバ50を含む。搬送チャンバ50は、ロードロックチャンバ46と一群のプロセスチャンバ36、38、40、41へ結合されている。

【0014】基板(図示せず)は、ウエハ処理装置35内へロードロックチャンバ46を介してローディングされる。その後、搬送ロボット51が、プロセスチャンバ36、38、40、41のうちの1つ以上の間で基板を移動させる。

【0015】プロセスチャンバ36、38、40、41を用いて、種々の集積回路製造シーケンスを実行する。例えば、プロセスチャンバ36、38、40、41には、物理気相堆積(PVD)チャンバ、イオン化メタルプラズマ物理気相堆積(IMPPVD)チャンバ、化学的気相堆積(CVD)チャンバ、高速熱プロセス(RTP)チャンバ、反射防止膜(ARC)チャンバ等が含まれるだろう。

【0016】図2は、ウエハ処理装置35の化学的気相堆積(CVD)プロセスチャンバ36の断面略図を示す。CVDプロセスチャンバ36は、本明細書に説明する実施の形態に従って有機ケイ酸塩層を堆積するために使用されることができる。そのようなCVDプロセスチャンバ36の例は、米国カリフォルニア州サンタクララのアプライドマテリアルズ社より入手可能なDXZチャンバである。

【0017】CVDプロセスチャンバ36は、通常、電源及び真空ポンプ等の他のハードウェア構成要素と共に、ガスパネル130、制御ユニット110を備えている。CVDプロセスチャンバ36の詳細は、1998年12月14日出願の米国特許出願第09/211,998号、発明の名称「高温度化学的気相堆積チャンバ」に記載されている。CVDプロセスチャンバ36の顕著な特徴を以下、簡潔に説明する。

【0018】CVDプロセスチャンバ36は、一般的に、半導体ウエハ190等の基板を支持するために使用される支持ベDESTAL150を格納している。このベDESTAL150は、通常、変位機構(図示せず)を使用してチャンバ36内を上下方向に移動できる。特定のプロセスによっては、層堆積に先立ってウエハ190を所望温度まで加熱することができる。例えば、ウエハ支持ベDESTAL150は、埋込まれたヒータ要素170によって加熱される。ベDESTAL150は、AC電源106からヒータ要素170へ電流を印加することによって抵抗加熱してもよい。同様に、ウエハ190はベDESTAL1

50によって加熱される。熱電対のような温度センサ172もウエハ支持ベDESTAL150内に埋込まれ、従来の様式でベDESTAL150の温度を監視する。測定された温度は、加熱要素170の電源16を制御するフィードバックループで使用され、それによりウエハ温度を特有用なプロセス用途にとって好適な所望温度に維持したり、制御することができる。ベDESTAL150はプラズマを使用して、又は放射熱(図示せず)によって任意に加熱される。

【0019】真空ポンプ102を用いて、プロセスチャンバ36を排気するとともに、チャンバ36内で適正なガス流量と圧力とを維持する。シャワーヘッド120は、それを通してプロセスガスがチャンバ36内へ導入されるが、ウエハ支持ベDESTAL150の上方に配置される。シャワーヘッド120は、プロセスシーケンスの異なるステップで使用される種々のガスを制御し供給するガスパネル130へ接続される。

【0020】シャワーヘッド120及びウエハ支持ベDESTAL150は、一対の間隔を置いた電極も形成する。電界がこれらの電極間に生成されたときに、チャンバ36内へ導入されたプロセスガスは点火されて、プラズマとなる。通常、電界は、ウエハ支持ベDESTAL150をRF電力のソース(図示せず)へ整合回路網(図示せず)を介して接続することによって生成される。代替として、RF電源及び整合回路網はシャワーヘッド120へ結合してもよいし、シャワーヘッド120及びウエハ支持ベDESTAL150の両方へ結合してもよい。

【0021】プラズマ強化化学的気相堆積(PECVD)技術は、基板表面近くの反応ゾーンへ電界を印加することによって反応性ガスの励起及び/又は解離を促進し、反応性核種のプラズマを生成する。プラズマ中の核種は反応性があり、これにより生成の化学反応に必要なエネルギーを低減し、結局このPECVDプロセスのために要する温度を低下させる。

【0022】少なくとも1つの実施の形態では、有機ケイ酸塩層堆積は、フェニルメチルシラン等のフェニル基を有するシラン化合物のプラズマ強化酸化によって成し遂げられる。フェニル基を有するシラン化合物は、ガスパネル130の制御下で調節された流量のガスとしてプロセスチャンバ36内へ導入される。

【0023】ガスパネル130を通るガス流量の適正な制御及び調節は、質量流量コントローラ(図示せず)及びコンピュータ(図示せず)によって遂行される。シャワーヘッド120は、ガスパネル130からのプロセスガスを、プロセスチャンバ100内へ均一に導入して分配できるようにする。

【0024】図1を参照すると、CVDプロセスチャンバ36は、マイクロプロセッサコントローラ54によって制御される。マイクロプロセッサコントローラ54は、工業用環境において種々のチャンバ及びサブプロセ

ッサを制御するために使用できるいずれの形態の汎用コンピュータプロセッサ(CPU)の1つであってもよい。コンピュータは、随時書き込み読出メモリ、読出専用メモリ、フロッピディスクドライブ、ハードディスク、又はいずれか他の形態のデジタル記憶装置など、局所の又は遠隔の、いずれか好適なメモリを使用してよい。種々の支援回路が、従来の様式でプロセッサを支援するためにCPUへ結合できる。必要に応じてソフトウェアルーチンを、メモリ内に格納でき、あるいは、遠隔地に配置される第2CPUによって実行できる。

【0025】ソフトウェアルーチンは、基板がベダスタル上に配置された後に実行される。ソフトウェアルーチンは、実行される際に、汎用コンピュータをチャンバ動作を制御する特定プロセスコンピュータに変換し、それによりチャンバプロセスが遂行される。代替として、本発明のプロセスは、ハードウェアで、特定用途向け集積回路又は他の種類のハードウェア実施手段として、又は、ソフトウェア又はハードウェアの組合せで遂行されることができる。

【0026】有機ケイ酸塩層の堆積

1つの実施の形態で、有機ケイ酸塩層は、フェニル基を有するシラン化合物を含む混合ガスへ電界を印加することによって形成される。フェニル基を有するシラン化合物は、一般的化学式 $\text{SiC}_a\text{O}_b\text{H}_c$ を有し、ここでの範囲は6と30の間であり、bの範囲は0と3の間であり、そして、cの範囲は9と30の間である。例えば、フェニルシラン(SiC_6H_9)、フェニルメチルシラン($\text{SiC}_7\text{H}_{11}$)、フェニルエチルシラン($\text{SiC}_8\text{H}_{13}$)、フェニルメチルエチルシラン($\text{SiC}_9\text{H}_{15}$)、フェニルメトキシシラン($\text{SiC}_7\text{OH}_{11}$)、フェニルエトキシシラン($\text{SiC}_8\text{OH}_{13}$)、フェニルメチルエトキシシラン($\text{SiC}_9\text{OH}_{15}$)、フェニルメトキシエトキシシラン($\text{SiC}_9\text{O}_2\text{H}_{13}$)が、フェニル基を有するシラン化合物として使用できる。

【0027】混合ガスは任意に酸化性ガスを含むことができる。例えば、酸素(O_2)、オゾン(O_3)、亜酸化窒素(N_2O)、一酸化炭素(CO)、二酸化炭素(CO_2)、窒素(N_2)、又は、その組合せが、酸化性ガスとして使用できる。

【0028】一般に、以下の堆積プロセスパラメータが、図2に示すものと類似するCVDプロセスチャンバを使用して有機ケイ酸塩層を形成するために使用できる。プロセスパラメータは、約100℃から約400℃のウェハ温度、約1 Torrから10 Torrのチャンバ圧力、約400 mgmから約1000 mgmのフェニル基を有するシラン化合物のガス流量、約1 sccmから約50 sccmの酸化性ガスの流量、及び、約50ワットから約500ワットのRF電力の範囲に及ぶ。上記プロセスパラメータは、アプライドマテリアルズ社より入手可能な堆積チャンバ内で200 mm(ミリメートル)基板

上に実施される場合、約1000 Å/分から約4000 Å/分の範囲での有機ケイ酸塩層に対する堆積レートを提供する。

【0029】他の堆積チャンバは本発明の範囲内であり、上に記載のパラメータは、有機ケイ酸塩層を形成するために使用される特定の堆積チャンバによって変えてもよい。例えば、他の堆積チャンバ容積を大きくしたり小さくしたりすれば、アプライドマテリアルズ社より入手可能な堆積チャンバに対して記載されたものより大きい又は小さいガス流量を必要とするのであり、また300 mm基板を収容するよう構成してもよい。

【0030】有機ケイ酸塩のアズデポ(as depo.)層は、約3.0未満の比誘電率を有し、集積回路に絶縁材料として使用に好適なものにする。有機ケイ酸塩層の比誘電率は調整可能であり、反応温度に関して約2.0〜約3.0で変化できる。詳細には、温度が高くなれば、アズデポ層の比誘電率が減少する。

【0031】有機ケイ酸塩層の比誘電率は、層形成中の混合ガスの組成の関数として調整することもできる。混合ガス中の炭素(C)濃度が増大えると、堆積されたままの有機ケイ酸塩層のC含有量が増大し、その比誘電率を減少させる。

【0032】有機ケイ酸塩層は、約250 nm未満の波長で約0.1から約0.7の範囲で調整可能な光吸収係数を持つ。光吸収係数は、反応温度の関数として調整可能である。詳細には、温度が高まると、堆積したままの層の光吸収係数が大きくなる。

【0033】集積回路製造プロセス

A. 有機ケイ酸塩反射防止皮膜(ARC)

図3a〜3eは、フルオロ有機ケイ酸塩層をハードマスクとして組込む集積回路製造シーケンスの異なる段階での基板200の断面略図を示す。一般に、基板200は、その上で処理が遂行される何らかのワークピースを指し、基板構造250は、基板200上に形成される他の材料層と一緒に基板を包括的に表わすために使用される。処理の特定の段階に従って、基板200は、シリコン基板、又は基板上に形成された他の材料層に対応させてもよい。例えば、図3aは、基板上常套的に形成された材料層202を有する基板構造250の断面図を示す。材料層202は、酸化物(例えば、二酸化ケイ素)であってもよい。一般に、基板200は、シリコン、シリサイド、メタル、又は他の材料を含んでよい。図3aは、基板200がその上に形成された二酸化ケイ素層を有するシリコンである1つの実施の形態を示す。

【0034】図3bは、図3aの基板構造250上に形成された有機ケイ酸塩層204を図示する。有機ケイ酸塩層204は、先に記載のプロセスパラメータに従い基板構造250上に形成される。有機ケイ酸塩層の厚さは、処理の特定の段階に依存して変更可能である。通常、有機ケイ酸塩層は、約400 Åから約700 Åの厚

さまで堆積される。

【0035】エネルギー感応性レジスト材料層208が、有機ケイ酸塩層204上に形成される。エネルギー感応性レジスト材料層208は、基板上へ約4,000Åから約10,000Åの範囲内の厚さまでスピン塗布できる。大部分のエネルギー感応性レジスト材料は、約450nm(ナノメートル)未満の波長の紫外(UV)放射線に対して感応性である。深紫外(DUV)レジスト材料は、約245nm未満の波長のUV放射線に対して感応性である。

【0036】製造シーケンスで使用されるエネルギー感応性レジスト材料のエッチング化学薬品に依存して、中間層206が、エネルギー感応性レジスト材料の層208に先立って有機ケイ酸塩層204上に形成される。エネルギー感応性レジスト材料208及び有機ケイ酸塩層204が同じ化学薬品エッチャントを使用してエッチングできる場合、中間層206は、有機ケイ酸塩層204のためのマスクとして機能する。中間層206は、通常、有機ケイ酸塩層204上に形成される。中間層206は、酸化物、窒化物、酸化ケイ素、アモルファスシリコン、又は他の好適な材料であってもよい。

【0037】パターンの画像は、エネルギー感応性レジスト材料208をDUV放射線マスク210を経て暴露することによってそのようなエネルギー感応性レジスト材料層208へ導入される。エネルギー感応性レジスト材料層208へ導入されたパターンの画像は、適切な現像剤中で現像され、図3cに示すように、その中にパターンを形成する。

【0038】図3dを参照すると、エネルギー感応性レジスト材料208内に形成されたパターンは、有機ケイ酸塩層204の中に転写される。パターンは、エネルギー感応性レジスト材料208をマスクとして使用して、有機ケイ酸塩層204の中に転写される。パターンは、適切な化学薬品エッチャントを使用して、有機ケイ酸塩層204の中に転写される。例えば、フルオロメタン(CF_4)、フルオロエタン(C_2F_6)、及びフルオロブテン(C_4H_8)等のフルオロカーボン化合物が、有機ケイ酸塩層204を使用して化学的にエッチングすることができる。

【0039】代替として、中間層206がある場合、エネルギー感応性レジスト材料208内に形成されたパターンは、エネルギー感応性レジスト材料208をマスクとして使用して、最初に中間層206の中に転写される。その後、パターンは、中間層206をマスクとして使用して、有機ケイ酸塩層204の中に転写される。パターンは、適切な化学薬品エッチャントを使用して、中間層206と有機ケイ酸塩層204の両方の中に転写される。

【0040】図3eは、有機ケイ酸塩層をハードマスクとして使用して、有機ケイ酸塩層204に形成されたパ

ターンの二酸化ケイ素層202の中の転写によって集積回路製造シーケンスの完結を図示する。

【0041】二酸化ケイ素層202がパターニングされた後に、有機ケイ酸塩層204は、任意に好適な化学薬品エッチャントでエッチングすることによって基板200から取り除くことができる。

B. 有機ケイ酸塩層を組込むダマシン構造

図4a~4dは、有機ケイ酸塩層を組込むダマシン構造製造シーケンスの異なる段階での基板300の断面略図を示す。ダマシン構造は、通常、集積回路上にメタル配線を形成するために使用される。処理の特定の段階に従って、基板300は、シリコン基板、又は、基板300上に形成された他の材料層に対応させてもよい。例えば、図4aは、その上に形成された第1誘電体層302を有する基板300の断面図を示す。第1誘電体層302は、酸化物(例えば、二酸化ケイ素、フルオロケイ酸塩ガラス)であってもよい。一般に、基板300は、シリコン、シリサイド、メタル、又は他の材料の層を含んでよい。

【0042】図4aは、基板300が、上に形成されたフルオロケイ酸塩ガラス層を有するシリコンである1つの実施の形態を示す。第1誘電体層302の厚さは、製造される構造の大きさにもよるが、約5,000Å~約10,000Åである。

【0043】有機ケイ酸塩層304は、第1誘電体層302上に形成される。有機ケイ酸塩層304は、先に記載のプロセスパラメータに従い第1誘電体層302上に形成される。有機ケイ酸塩層304は、約3.0未満の比誘電率を有し、それによりダマシン構造に形成されることになるメタル配線間の容量結合を阻止、つまり最小化する。有機ケイ酸塩層に対する比誘電率は調整可能であり、層形成中の反応温度だけでなく混合ガスの組成の関数として所望範囲で変えることができる。

【0044】有機ケイ酸塩層304の厚さは、処理の特定段階に依存して変更可能である。通常、有機ケイ酸塩層304の厚さは約200Åから約1000Åである。

【0045】図4bを参照すると、有機ケイ酸塩層304は、パターニングされてエッチングされ、コンタクト/バイア開口部306を形成し、コンタクト/バイアが形成されることになる領域で第1誘電体層302を露出させる。有機ケイ酸塩層304は、従来のリソグラフィを使用してパターニングされ、フルオロメタン(CF_4)、フルオロエタン(C_2F_6)、及びフルオロブテン(C_4H_8)等のフルオロカーボン化合物を使用してエッチングされる。

【0046】有機ケイ酸塩層304がパターニングされた後で、第2誘電体層308が有機ケイ酸塩層304を覆って堆積される。第2誘電体層308は、酸化物(例えば、二酸化ケイ素、フルオロケイ酸塩ガラス)であってもよい。第2誘電体層308の厚さは、約5,000

Å～約10,000Åである。

【0047】第2誘電体層308は、次に、図4cに図示するように、好ましくは従来のリソグラフィプロセスを使用してパターンニングされ、配線の線310を形成する。第2誘電体層308内に形成された配線310は、有機ケイ酸塩層304内のコンタクト／バイア開口部306を覆って配置される。その後、配線310及びコンタクト／バイア306の両方が、反応性イオンエッチング又は他の異方性エッチング技術を使用してエッチングされる。

【0048】図4dを参照すると、配線310及びコンタクト／バイア306は、アルミニウム、銅、タングステン、又は、その組合せ等の導電性材料314で充填される。通常は、低い固有抵抗（固有抵抗が約 $1.7\mu\Omega\text{-cm}$ ）のゆえに、銅を使用して、配線310及びコンタクト／バイア306を充填する。導電性材料314は、化学的気相堆積、物理気相堆積、電気メッキ、又は、その組合せを使用して堆積され、ダマシン構造を形成する。好ましくは、タンタル、窒化タンタル、又は他の好適なバリア材料のようなバリア層316が、最初に、配線310及びコンタクト／バイア306の側壁上に従形して堆積され、周囲の誘電体層302、308だけでなく有機ケイ酸塩層304内への金属の泳動を阻止する。

【0049】本発明の教示を組込む幾つかの好ましい実施の形態を示して、詳細に説明したが、この技術に精通した者は、これらの教示を依然として組込む多くの他の

変更された実施の形態を容易に考案することができよう。

【図面の簡単な説明】

【図1】本明細書に説明した実施の形態の実施のために使用できる装置の略図である。

【図2】化学的気相堆積（CVD）チャンバの断面略図である。

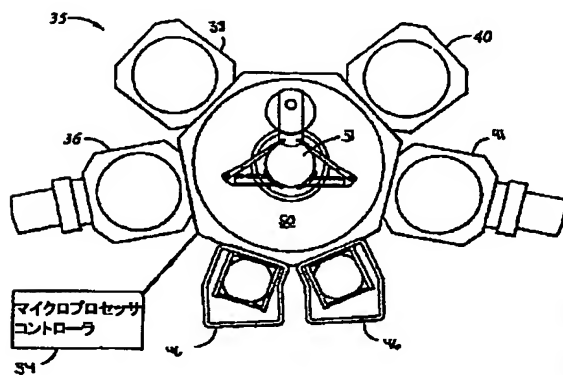
【図3】a～eは、有機ケイ酸塩層を反射防止皮膜（ARC）として組込む集積回路製造の異なる段階での基板の断面略図である。

【図4】a～dは、有機ケイ酸塩層をダマシン構造内に組込む集積回路製造の異なる段階でのそのような構造の断面略図を描である。

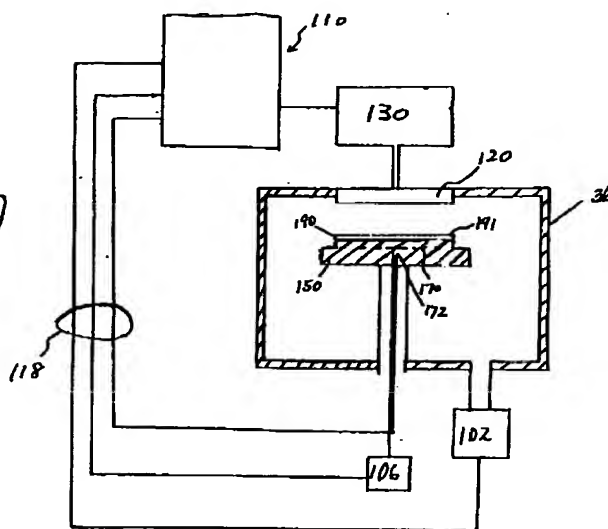
【符号の説明】

16, 106…電源、35…ウエハ処理装置、36, 100…プロセスチャンバ、46…ロードロックチャンバ、50…搬送チャンバ、51…搬送ロボット、54…マイクロプロセッサコントローラ、102…真空ポンプ、110…制御ユニット、120…シャワーヘッド、130…ガスパネル、150…支持ペDESTAL、170…ヒータ要素、172…温度センサ、190…ウエハ、200, 300…基板、202, 304…材料層、206…中間層、208…エネルギー感応性レジスト材料、210…マスク、250…基板構造、302, 308…誘電体層、306…バイア、310…配線、314…導電性材料、316…バリア層。

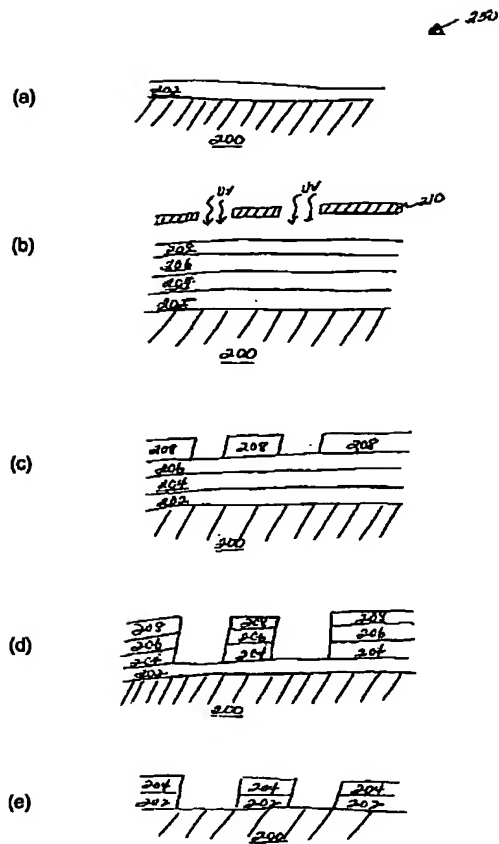
【図1】



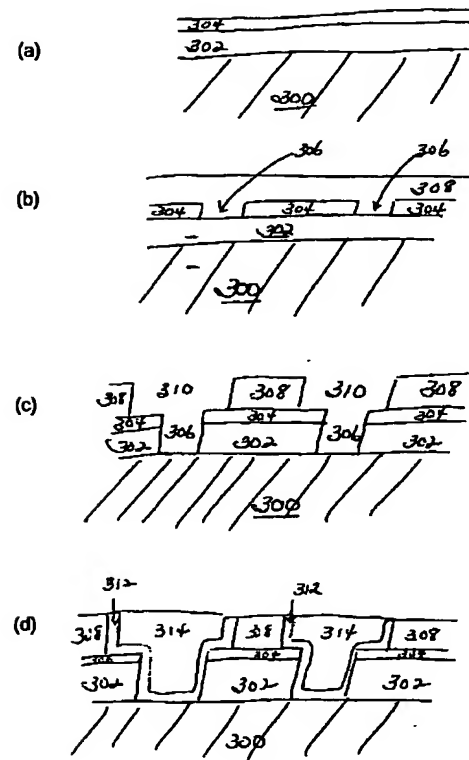
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 リー・チャン シャ
アメリカ合衆国, カリフォルニア州,
サンタ クララ, レイス アベニュー
868

(72)発明者 ティアン・ホー リン
シンガポール国, エス516319 ヒュー
コート, バヤ レバー クレセント
63 アパートメントナンバー 02-01

(72)発明者 エリー ヤー
アメリカ合衆国, カリフォルニア州,
サン ホセ, ピストイア ウェイ 5888

Fターム(参考) 2H025 AA00 AB16 DA34
5F058 AA10 AC03 AC06 AF01 AH01
AH05

【外国語明細書】

1 Title of Invention

METHOD OF DEPOSITING ORGANOSILICATE LAYERS

2 Claims

- 1 1. A method of thin film deposition, comprising:
2 positioning a substrate in a deposition chamber;
3 providing a gas mixture to the deposition chamber,
4 wherein the gas mixture comprises a phenyl-based silane
5 compound; and
6 applying an electric field to the gas mixture in the
7 deposition chamber to form an organosilicate layer on the
8 substrate.
- 1 2. The method of claim 1 wherein the gas mixture further
2 comprises and oxidizing gas.
- 1 3. The method of claim 1 wherein the phenyl-based silane
2 compound has the general formula $\text{SiC}_a\text{O}_b\text{H}_c$, where a has a
3 range between 6 and 30, b has a range between 0 and 3,
4 and c has a range between 9 and 30.
- 1 4. The method of claim 3 wherein the phenyl-based silane
2 compound is selected from the group of phenylsilane
3 (SiC_6H_9), phenylmethyl silane ($\text{SiC}_7\text{H}_{11}$), phenylethyl silane
4 ($\text{SiC}_8\text{H}_{13}$), phenylmethylethylsilane ($\text{SiC}_9\text{H}_{15}$), phenylmethoxy
5 silane ($\text{SiC}_7\text{OH}_{11}$), phenylethoxy silane ($\text{SiC}_8\text{OH}_{13}$),
6 phenylmethylethoxy silane ($\text{SiC}_9\text{OH}_{15}$),
7 phenylmethoxyethoxysilane ($\text{SiC}_9\text{O}_2\text{H}_{13}$), and combinations
8 thereof.
- 1 5. The method of claim 2 wherein the oxidizing gas is
2 selected from the group of nitrous oxide (N_2O), oxygen
3 (O_2), ozone (O_3), carbon monoxide (CO), carbon dioxide
4 (CO_2), nitrogen (N_2) and combinations thereof.

1 6. The method of claim 1 wherein the electric field
2 applied to the gas mixture in the deposition chamber is a
3 radio frequency (RF) power.

1 7. The method of claim 6 wherein the RF power is within
2 the range of about 50 watts to about 500 watts.

1 8. The method of claim 1 wherein the deposition chamber
2 is maintained at a pressure between about 1 torr to about
3 10 torr.

1 9. The method of claim 1 wherein the phenyl-based silane
2 compound is provided to the deposition chamber at a flow
3 rate in a range of about 400 mgm to about 1000 mgm.

1 10. The method of claim 2 wherein the oxidizing gas is
2 provided to the deposition chamber at a flow rate in a
3 range of about 1 sccm to about 500 sccm.

1 11. The method of claim 1 wherein the deposition chamber
2 is maintained at a temperature between about 100 °C to
3 about 400 °C.

1 12. A method of forming an organosilicate layer on a
2 substrate, comprising:
3 positioning a substrate in a deposition chamber;
4 providing a gas mixture to the deposition chamber,
5 wherein the gas mixture comprises a phenyl-based silane
6 compound; and
7 applying an electric field to the gas mixture in the
8 deposition chamber to form an organosilicate layer on the
9 substrate.

1 13. The method of claim 12 wherein the gas mixture
2 further comprises and oxidizing gas.

1 14. The method of claim 12 wherein the phenyl-based silane
2 compound has the general formula $\text{SiC}_a\text{O}_b\text{H}_c$, where a has a
3 range between 6 and 30, b has a range between 0 and 3, and
4 c has a range between 9 and 30.

1 15. The method of claim 14 wherein the phenyl-based silane
2 compound is selected from the group of phenylsilane
3 (SiC_6H_9), phenylmethyl silane ($\text{SiC}_7\text{H}_{11}$), phenylethyl silane
4 ($\text{SiC}_8\text{H}_{13}$), phenylmethylethylsilane ($\text{SiC}_9\text{H}_{15}$), phenylmethoxy
5 silane ($\text{SiC}_7\text{OH}_{11}$), phenylethoxy silane ($\text{SiC}_8\text{OH}_{13}$),
6 phenylmethylethoxy silane ($\text{SiC}_9\text{OH}_{15}$),
7 phenylmethoxyethoxysilane ($\text{SiC}_9\text{O}_2\text{H}_{13}$), and combinations
8 thereof.

1 16. The method of claim 13 wherein the oxidizing gas is
2 selected from the group of nitrous oxide (N_2O), oxygen (O_2),
3 ozone (O_3), carbon monoxide (CO), carbon dioxide (CO_2),
4 nitrogen (N_2) and combinations thereof.

1 17. The method of claim 12 wherein the electric field
2 applied to the gas mixture in the deposition chamber is a
3 radio frequency (RF) power.

1 18. The method of claim 17 wherein the RF power is within
2 the range of about 50 watts to about 500 watts.

1 19. The method of claim 12 wherein the deposition chamber
2 is maintained at a pressure between about 1 torr to about
3 10 torr.

- 1 20. The method of claim 12 wherein the phenyl-based silane
2 compound is provided to the deposition chamber at a flow
3 rate in a range of about 400 mgm to about 1000 mgm.
- 1 21. The method of claim 13 wherein the oxidizing gas is
2 provided to the deposition chamber at a flow rate in a
3 range of about 1 sccm to about 500 sccm.
- 1 22. The method of claim 12 wherein the deposition chamber
2 is maintained at a temperature between about 100 °C to about
3 400 °C.
- 1 23. A computer storage medium containing a software routine
2 that, when executed, causes a general purpose computer to
3 control a deposition chamber using a layer deposition
4 method, comprising:
5 positioning a substrate in a deposition chamber;
6 providing a gas mixture to the deposition chamber,
7 wherein the gas mixture comprises a phenyl-based silane
8 compound; and
9 applying an electric field to the gas mixture in the
10 deposition chamber to form an organosilicate layer on the
11 substrate.
- 1 24. The computer storage medium of claim 23 wherein the gas
2 mixture further comprises and oxidizing gas.
- 1 25. The computer storage medium of claim 23 wherein the
2 phenyl-based silane compound has the general formula
3 $\text{SiC}_a\text{O}_b\text{H}_c$, where a has a range between 6 and 30, b has a range
4 between 0 and 3, and c has a range between 9 and 30.

1 26. The computer storage medium of claim 25 wherein the
2 phenyl-based silane compound is selected from the group of
3 phenylsilane (SiC_6H_5), phenylmethyl silane ($\text{SiC}_7\text{H}_{11}$),
4 phenylethyl silane ($\text{SiC}_8\text{H}_{13}$), phenylmethylethylsilane
5 ($\text{SiC}_9\text{H}_{15}$), phenylmethoxy silane ($\text{SiC}_7\text{OH}_{11}$), phenylethoxy silane
6 ($\text{SiC}_8\text{OH}_{13}$), phenylmethylethoxy silane ($\text{SiC}_9\text{OH}_{15}$),
7 phenylmethoxyethoxysilane ($\text{SiC}_9\text{O}_2\text{H}_{13}$), and combinations
8 thereof.

1 27. The computer storage medium of claim 24 wherein the
2 oxidizing gas is selected from the group of nitrous oxide
3 (N_2O), oxygen (O_2), ozone (O_3), carbon monoxide (CO), carbon
4 dioxide (CO_2), nitrogen (N_2), and combinations thereof.

1 28. The computer storage medium of claim 23 wherein the
2 electric field applied to the gas mixture in the deposition
3 chamber is a radio frequency (RF) power.

1 29. The computer storage medium of claim 28 wherein the RF
2 power is within the range of about 50 watts to about 500
3 watts.

1 30. The computer storage medium of claim 23 wherein the
2 deposition chamber is maintained at a pressure between
3 about 1 torr to about 10 torr.

1 31. The computer storage medium of claim 23 wherein the
2 phenyl-based silane compound is provided to the deposition
3 chamber at a flow rate in a range of about 400 mgm to about
4 1000 mgm.

1 32. The computer storage medium of claim 24 wherein the
2 oxidizing gas is provided to the deposition chamber at a
3 flow rate in a range of about 1 sccm to about 500 sccm.

1 33. The computer storage medium of claim 23 wherein the
2 deposition chamber is maintained at a temperature between
3 about 100 °C to about 400 °C.

1 34. A method of forming a device, comprising:
2 forming an organosilicate layer on a substrate,
3 wherein the organosilicate layer is formed by applying an
4 electric field to a gas mixture comprising a phenyl-based
5 silane compound; and
6 defining a pattern in at least one region of the
7 organosilicate layer.

1 35. The method of claim 34 further comprising transferring
2 the pattern defined in the at least one region of the
3 organosilicate layer into the substrate using the
4 organosilicate layer as a mask.

1 36. The method of claim 35 further comprising the step of
2 removing the organosilicate layer from the substrate.

1 37. The method of claim 34 wherein the substrate has one or
2 more material layers formed thereon.

1 38. The method of claim 34 wherein definition of the
2 pattern in the at least one region of the organosilicate
3 layer, comprises:
4 forming a layer of energy sensitive resist material on
5 the organosilicate layer;
6 introducing an image of the pattern into the layer of
7 energy sensitive resist material by exposing the energy
8 sensitive resist material to patterned radiation;
9 developing the image of the pattern introduced into
10 the layer of energy sensitive resist material; and
11 transferring the pattern through the organosilicate
12 layer using the layer of energy sensitive resist material
13 as a mask.

1 39. The method of claim 38 further comprising:
2 forming an intermediate layer on the organosilicate
3 layer prior to forming the layer of energy sensitive resist
4 thereon, introducing the image of a pattern therein, and
5 developing the pattern;
6 transferring the image of the pattern developed in the
7 layer of energy sensitive resist material through the
8 intermediate layer using the energy sensitive resist
9 material as a mask; and
10 transferring the pattern through the organosilicate
11 layer using the intermediate layer as a mask.

1 40. The method of claim 39 wherein the intermediate layer
2 is an oxide.

1 41. The method of claim 40 wherein the oxide is selected
2 from the group of silicon dioxide, fluorosilicate glass
3 (FSG), and silicon oxynitrid .

1 42. The method of claim 36 wherein the organosilicate layer
2 is removed from the substrate using a fluorine-based
3 compound.

1 43. The method of claim 42 wherein the fluorine-based
2 compound is selected from the group of carbon tetrafluoride
3 (CF_4), fluoromethane (CF_3), fluoroethane (C_2F_6), and
4 fluorobutene (C_4F_8).

1 44. The method of claim 34 wherein the organosilicate layer
2 is an anti-reflective coating at wavelengths less than
3 about 250 nm (nanometers).

1 45. The method of claim 34 wherein the organosilicate layer
2 has an absorption coefficient in a range of about 0.1 to
3 about 0.7 at wavelengths less than about 250 nm.

1 46. The method of claim 45 wherein the absorption
2 coefficient varies across the thickness of the
3 organosilicate layer from about 0.1 to about 0.7.

1 47. The method of claim 34 wherein the organosilicate layer
2 has an index of refraction in a range of about 1.2 to about
3 1.7.

1 48. The method of claim 34 wherein the gas mixture further
2 comprises an oxidizing gas.

1 49. The method of claim 34 wherein the phenyl-based silane
2 compound has the general formula $\text{SiC}_a\text{O}_b\text{H}_c$, where a has a
3 range between 6 and 30, b has a range between 0 and 3, and
4 c has a range between 9 and 30.

1 50. The method of claim 49 wherein the phenyl-based silane
2 compound is selected from the group of phenylsilane
3 (SiC_6H_9), phenylmethyl silane ($\text{SiC}_7\text{H}_{11}$), phenylethyl silane
4 ($\text{SiC}_8\text{H}_{13}$), phenylmethylethylsilane ($\text{SiC}_9\text{H}_{15}$), phenylmethoxy
5 silane ($\text{SiC}_7\text{OH}_{11}$), phenylethoxy silane ($\text{SiC}_8\text{OH}_{13}$),
6 phenylmethylethoxy silane ($\text{SiC}_9\text{OH}_{15}$),
7 phenylmethoxyethoxysilane ($\text{SiC}_9\text{O}_2\text{H}_{13}$), and combinations
8 thereof.

1 51. The method of claim 48 wherein the oxidizing gas is
2 selected from the group of nitrous oxide (N_2O), oxygen (O_2),
3 ozone (O_3), carbon monoxide (CO), carbon dioxide (CO_2),
4 nitrogen (N_2), and combinations thereof.

1 52. The method of claim 34 wherein the electric field
2 applied to the gas mixture is a radio frequency (RF) power.

1 53. The method of claim 52 wherein the RF power is within
2 the range of about 50 watts to about 500 watts.

1 54. The method of claim 34 wherein the organosilicate layer
2 is formed in a deposition chamber maintained at a pressure
3 between about 1 torr to about 10 torr.

1 55. The method of claim 54 wherein the phenyl-based silane
2 compound is provided to the deposition chamber at a flow
3 rate in a range of about 400 mgm to about 1000 mgm.

1 56. The method of claim 54 wherein the oxidizing gas is
2 provided to the deposition chamber at a flow rate in a
3 range of about 1 sccm to about 500 sccm.

1 57. The method of claim 54 wherein the deposition chamber
2 is maintained at a temperature between about 100 °C to about
3 400 °C.

1 58. A method of fabricating a damascene structure,
2 comprising
3 forming a first dielectric layer on a substrate;
4 forming an organosilicate layer on the first
5 dielectric layer, wherein the organosilicate layer is
6 formed by applying an electric field to a gas mixture
7 comprising a phenyl-based silane compound;
8 patterning the organosilicate layer to define
9 contacts/vias therethrough;
10 forming a second dielectric layer on the patterned
11 organosilicate layer;
12 patterning the second dielectric layer to define
13 interconnects therethrough, wherein the interconnects are
14 positioned over the contacts/vias defined in the
15 organosilicate layer;
16 etching the first dielectric layer to form
17 contacts/vias therethrough; and
18 filling the contacts/vias and the interconnects with a
19 conductive material.

1 59. The method of claim 58 wherein the first dielectric
2 layer and the second dielectric layer are each selected
3 from the group consisting of amorphous carbon, fluorinated
4 amorphous carbon, parylene, fluorinated silicate glass
5 (FSG), AP_4 , BCB, silicon carbide, oxynitride, and
6 combinations thereof.

1 60. The method of claim 58 wherein the conductive material
2 filling the contacts/vias and interconnects is selected
3 from the group consisting of copper, aluminum, tungsten,
4 and combinations thereof.

1 61. The method of claim 58 wherein the gas mixture further
2 comprises an oxidizing gas.

1 62. The method of claim 58 wherein the phenyl-based silane
2 compound has the general formula $SiC_aO_bH_c$, where a has a
3 range between 6 and 30, b has a range between 0 and 3, and
4 c has a range between 9 and 30.

1 63. The method of claim 62 wherein the phenyl-based silane
2 compound is selected from the group of phenylsilane
3 (SiC_6H_9), phenylmethyl silane (SiC_7H_{11}), phenylethyl silane
4 (SiC_8H_{13}), phenylmethylethylsilane (SiC_9H_{15}), phenylmethoxy
5 silane (SiC_7OH_{11}), phenylethoxy silane (SiC_8OH_{13}),
6 phenylmethylethoxy silane (SiC_9OH_{15}),
7 phenylmethoxyethoxysilane ($SiC_9O_2H_{13}$), and combinations
8 thereof.

1 64. The method of claim 61 wherein the oxidizing gas is
2 selected from the group consisting of nitrous oxide (N_2O),
3 oxygen (O_2), ozone (O_3), carbon monoxide (CO), carbon
4 dioxide (CO_2), nitrogen (N_2), and combinations thereof.

1 65. The method of claim 58 wherein the electric field
2 applied to the gas mixture is a radio frequency (RF) power.

1 66. The method of claim 65 wherein the RF power is within
2 the range of about 50 watts to about 500 watts.

1 67. The method of claim 58 wherein the phenyl-based silane
2 compound is provided to a deposition chamber at a flow rate
3 in a range of about 400 mgm to about 1000 mgm.

1 68. The method of claim 61 wherein the oxidizing gas is
2 provided to the deposition chamber at a flow rate in a
3 range of about 1 sccm to about 500 sccm.

1 69. The method of claim 67 wherein the deposition chamber
2 is maintained at a pressure between about 1 torr to about
3 10 torr.

1 70. The method of claim 67 wherein the deposition chamber
2 is maintained at a temperature between about 100 °C to about
3 400 °C.

3 Detailed Description of Invention

BACKGROUND OF THE DISCLOSURE

5 1. Field of the Invention

The present invention relates to organosilicate layers, their use in integrated circuit fabrication, and a method for forming an organosilicate layer.

10

2. Description of the Background Art

Integrated circuits have evolved into complex devices that can include millions of components (e. g., transistors, capacitors and resistors) on a single chip. The evolution of chip designs continually requires faster circuitry and greater circuit density. The demands for greater circuit density necessitate a reduction in the dimensions of the integrated circuit components.

20 As the dimensions of the integrated circuit components are reduced (e. g., sub-micron dimensions), the materials used to fabricate such components contribute to their electrical performance. For example, low resistivity metal interconnects (e. g., copper and aluminum) provide conductive paths between the components on integrated circuits. Typically, the metal interconnects are electrically isolated from each other by an insulating material. When the distance between adjacent metal interconnects and/or the thickness of the insulating material has sub-micron dimensions, capacitive coupling potentially occurs between such interconnects. Capacitive coupling between adjacent metal interconnects may cause cross talk and/or resistance-capacitance (RC) delay which degrades the overall performance of the integrated circuit. In order to prevent capacitive

25

30

35

coupling between adjacent metal interconnects, low dielectric constant (low k) insulating materials (e. g., dielectric constants less than about 4.5) are needed.

The demands for greater integrated circuit densities
5 also impose demands on the process sequences used for integrated circuit manufacture. For example, in process sequences using conventional lithographic techniques, a layer of energy sensitive resist is formed over a stack of material layers on a substrate. Many of these
10 underlying material layers are reflective to ultraviolet light. Such reflections can distort the dimensions of features such as lines and vias that are formed in the energy sensitive resist material.

One technique proposed to minimize reflections from
15 an underlying material layer uses an anti-reflective coating (ARC). The ARC is formed over the reflective material layer prior to resist patterning. The ARC suppresses the reflections off the underlying material layer during resist imaging, providing accurate pattern
20 replication in the layer of energy sensitive resist.

Therefore, a need exists in the art for low dielectric constant materials suitable for integrated circuit fabrication. Particularly desirable would be a low dielectric constant material that is also an ARC.
25

SUMMARY OF THE INVENTION

A method for forming an organosilicate layer for use in integrated circuit fabrication is provided. In one
30 embodiment, the organosilicate layer is formed by applying an electric field to a gas mixture comprising a phenyl-based silane compound. The gas mixture may optionally include an oxidizing gas.

The organosilicate layer is compatible with
35 integrated circuit fabrication processes. In one

integrated circuit fabrication process, the organosilicate layer is used as an antireflective coating (ARC) for DUV lithography. For such an embodiment, a preferred process sequence includes forming the

5 organosilicate layer on a substrate. The organosilicate layer has a refractive index (n) in a range of about 1.20 to about 1.70 and an absorption coefficient (κ) in a range of about 0.1 to about 0.7 at wavelengths less than about 250 nm. The refractive index (n) and the absorption

10 coefficient (κ) for the organosilicate layer are tunable, in that they can be varied in the desired range as a function of the deposition temperature as well as the gas composition used during layer formation. After the organosilicate layer is formed on the substrate, a layer

15 of energy sensitive resist material is formed thereon. A pattern is defined in the energy sensitive resist at a wavelength less than about 250 nm. Thereafter, the pattern defined in the energy sensitive resist material is transferred into the organosilicate layer. After the

20 organosilicate layer is patterned, such pattern is optionally transferred into the substrate using the organosilicate ARC layer as a hardmask.

In another integrated circuit fabrication process, the organosilicate layer is incorporated into a damascene

25 structure. For such an embodiment, a preferred process sequence includes depositing a first dielectric layer on a substrate. An organosilicate layer is then formed on the first dielectric layer. Thereafter, the organosilicate layer is patterned and etched to define

30 contacts/vias therethrough. After the organosilicate layer is patterned and etched, a second dielectric layer is deposited thereover. The second dielectric layer is then patterned and etched to define interconnects therethrough. The interconnects formed in the second

35 dielectric layer are positioned over the contacts/vias

formed in the organosilicate layer. After the interconnects are formed the contacts/vias defined in the organosilicate layer are etched through the first dielectric layer to the substrate surface. Thereafter, 5 the damascene structure is completed by filling the interconnects and contacts/vias with a conductive material.

DETAILED DESCRIPTION

30

FIG. 1 is a schematic representation of a wafer processing system 35 that can be used to perform integrated circuit fabrication in accordance with embodiments described. This apparatus typically comprises 35 process chambers 36, 38, 40, 41, load-lock chambers 46, a

transfer chamber 50, a microprocessor controller 54, along with other hardware components such as power supplies (not shown) and vacuum pumps (not shown). An example of such a wafer processing system 35 is a
5 CENTURA® System, commercially available from Applied Materials, Inc., Santa Clara, California.

Details of the wafer processing system 35 used in the present invention are described in commonly assigned U. S. Patent No. 5,186,718, entitled, "Staged-Vacuum
10 Substrate Processing System and Method", issued on February 16, 1993, and is hereby incorporated by reference. The salient features of this system 35 are briefly described below.

The wafer processing system 35 includes a transfer
15 chamber 50, containing a transfer robot 51. The transfer chamber 50 is coupled to load-lock chambers 46 as well as a cluster of process chambers 36, 38, 40, 41.

Substrates (not shown) are loaded into the wafer processing system 35 through load-lock chambers 46.
20 Thereafter, transfer robot 51 moves the substrates between one or more of the process chambers 36, 38, 40, 41.

The process chambers 36, 38, 40, 41 are used to perform various integrated circuit fabrication sequences.
25 For example, process chambers 36, 38, 40, 41 may include physical vapor deposition (PVD) chambers, ionized metal plasma physical vapor deposition (IMP PVD) chambers, chemical vapor deposition (CVD) chambers, rapid thermal process (RTP) chambers, and anti-reflective coating (ARC)
30 chambers, among others.

FIG. 2 depicts a schematic cross-sectional view of a chemical vapor deposition (CVD) process chamber 36 of wafer processing system 35. CVD process chamber 36 may be used to deposit organosilicate layers in accordance with
35 embodiments described herein. An example of such a CVD

process chamber 36 is a DXZ™ chamber, commercially available from Applied Materials, Inc., Santa Clara, California.

5 CVD process chamber 36 typically comprises a gas panel 130, a control unit 110, along with other hardware components such as power supplies and vacuum pumps. Details of the CVD process chamber 36 are described in commonly assigned U. S. patent application Serial No. 09/211,998, entitled "High Temperature Chemical Vapor
10 Deposition Chamber", filed on December 14, 1998, and is herein incorporated by reference. The salient features of the CVD process chamber 36 are briefly described below.

The CVD process chamber 36 generally houses a support pedestal 150, which is used to support a
15 substrate such as a semiconductor wafer 190. This pedestal 150 can typically be moved in a vertical direction inside the chamber 36 using a displacement mechanism (not shown). Depending on the specific process, the wafer 190 can be heated to some desired temperature
20 prior to layer deposition. For example, the wafer support pedestal 150 is heated by an embedded heater element 170. The pedestal 150 may be resistively heated by applying an electric current from an AC supply 106 to the heater element 170. The wafer 190 is, in turn, heated by the
25 pedestal 150. A temperature sensor 172, such as a thermocouple, is also embedded in the wafer support pedestal 150 to monitor the temperature of the pedestal 150 in a conventional manner. The measured temperature is used in a feedback loop to control the
30 power supply 16 for the heating element 170, such that the wafer temperature can be maintained or controlled at a desired temperature which is suitable for the particular process application. The pedestal 150 is optionally heated using a plasma or by radiant heat (not
35 shown).

A vacuum pump 102, is used to evacuate the process chamber 36 and to maintain the proper gas flows and pressure inside the chamber 36. A showerhead 120, through which process gases are introduced into the chamber 36, is located above the wafer support pedestal 150. The showerhead 120 is connected to a gas panel 130, which controls and supplies various gases used in different steps of the process sequence.

The showerhead 120 and wafer support pedestal 150 also form a pair of spaced apart electrodes. When an electric field is generated between these electrodes, the process gases introduced into the chamber 36 are ignited into a plasma. Typically, the electric field is generated by connecting the wafer support pedestal 150 to a source of RF power (not shown) through a matching network (not shown). Alternatively, the RF power source and matching network may be coupled to the showerhead 120, or coupled to both the showerhead 120 and the wafer support pedestal 150.

Plasma enhanced chemical vapor deposition (PECVD) techniques promote excitation and/or disassociation of the reactant gases by the application of the electric field to the reaction zone near the substrate surface, creating a plasma of reactive species. The reactivity of the species in the plasma reduces the energy required for a chemical reaction to take place, in effect lowering the required temperature for such PECVD processes.

In at least one embodiment, organosilicate layer deposition is accomplished by plasma enhanced oxidation of a phenyl-based silane compound such as phenylmethyl silane. The phenyl-based silane compound is introduced into the process chamber 36 under the control of gas panel 130 as a gas with a regulated flow.

Proper control and regulation of the gas flows through the gas panel 130 is performed by mass flow

controllers (not shown) and a computer (not shown). The showerhead 120 allows process gases from the gas panel 130 to be uniformly introduced and distributed in the process chamber 100.

5 Referring to FIG. 1, the CVD process chamber 36 is controlled by a microprocessor controller 54. The microprocessor controller 54 may be one of any form of general purpose computer processor (CPU) that can be used in an industrial setting for controlling various chambers
10 and sub-processors. The computer may use any suitable memory, such as random access memory, read only memory, floppy disk drive, hard disk, or any other form of digital storage, local or remote. Various support circuits may be coupled to the CPU for supporting the
15 processor in a conventional manner. Software routines as required may be stored in the memory or executed by a second CPU that is remotely located.

The software routines are executed after the substrate is positioned on the pedestal. The software
20 routine, when executed, transforms the general purpose computer into a specific process computer that controls the chamber operation so that a chamber process is performed. Alternatively, the process of the present invention may be performed in hardware, as an application
25 specific integrated circuit or other type of hardware implementation, or a combination of software or hardware.

Organosilicate Layer Deposition

30 In one embodiment, the organosilicate layer is formed by applying an electric field to a gas mixture comprising a phenyl-based silane compound. The phenyl-based silane compound has the general formula $\text{SiC}_a\text{O}_b\text{H}_c$, where a has a range between 6 and 30, b has a range
35 between 0 and 3, and c has a range between 9 and 30. For

example, phenylsilane (SiC_6H_5), phenylmethyl silane ($\text{SiC}_7\text{H}_{11}$), phenylethyl silane ($\text{SiC}_8\text{H}_{13}$), phenylmethylethylsilane ($\text{SiC}_9\text{H}_{15}$), phenylmethoxy silane ($\text{SiC}_7\text{OH}_{11}$), phenylethoxy silane ($\text{SiC}_8\text{OH}_{13}$),
5 phenylmethylethoxy silane ($\text{SiC}_9\text{OH}_{15}$), phenylmethoxyethoxysilane ($\text{SiC}_9\text{O}_2\text{H}_{13}$), among others may be used as the phenyl-based silane compound.

The gas mixture may optionally include an oxidizing gas. Oxygen (O_2), ozone (O_3), nitrous oxide (N_2O), carbon
10 monoxide (CO), carbon dioxide (CO_2), nitrogen (N_2) or combinations thereof, among others, may be used as the oxidizing gas.

In general, the following deposition process parameters can be used to form the organosilicate layer
15 using a CVD process chamber similar to that shown in FIG. 2. The process parameters range from a wafer temperature of about 100°C to about 400°C , a chamber pressure of about 1 torr to about 10 torr, a phenyl-based silane compound gas flow rate of about 400 mgm to about
20 1000 mgm, an oxidizing gas flow rate of about 1 sccm to about 500 sccm, and an RF power of between about 50 watts to about 500 watts. The above process parameters provide a deposition rate for the organosilicate layer in the range of about 1000 Å/min to about 4000 Å/min when
25 implemented on a 200 mm (millimeter) substrate in a deposition chamber available from Applied Materials, Inc.

Other deposition chambers are within the scope of the invention, and the parameters listed above may vary according to the particular deposition chamber used to
30 form the organosilicate layer. For example, other deposition chambers may have a larger or smaller volume, requiring gas flow rates that are larger or smaller than those recited for deposition chambers available from Applied Materials, Inc. and may be configured to
35 accommodate 300 mm substrates.

The as-deposited organosilicate layer has a dielectric constant that is less than about 3.0, making it suitable for use as an insulating material in integrated circuits. The dielectric constant of the organosilicate layer is tunable, in that it can be varied in a range between about 2.0 to about 3.0 as a function of the reaction temperature. In particular, as the temperature increases the dielectric constant of the as-deposited layer decreases.

The dielectric constant of the organosilicate layer can also be tuned as a function of the composition of the gas mixture during layer formation. As the carbon (C) concentration in the gas mixture increases, the C content of the as-deposited organosilicate layer increases, decreasing its dielectric constant.

The organosilicate layer also has an absorption coefficient that is tunable in a range of about 0.1 to about 0.7 at wavelengths less than about 250 nm. The absorption coefficient is tunable as a function of the reaction temperature. In particular, as the temperature increases the absorption coefficient of the as-deposited layer increases.

Integrated Circuit Fabrication Processes

25

A. Organosilicate Anti-Reflective Coating (ARC)

FIGS. 3a-3e illustrate schematic cross-sectional views of a substrate 200 at different stages of an integrated circuit fabrication sequence incorporating a fluoro-organosilicate layer as a hard mask. In general, the substrate 200 refers to any workpiece on which processing is performed, and a substrate structure 250 is used to generally denote the substrate together with other material layers formed on the substrate 200.

Depending on the specific stage of processing, the substrate 200 may correspond to a silicon substrate, or other material layer that has been formed on the substrate. FIG. 3a, for example, illustrates a cross-sectional view of a substrate structure 250, having a material layer 202 that has been conventionally formed thereon. The material layer 202 may be an oxide (e. g., silicon dioxide). In general, the substrate 200 may include a layer of silicon, silicides, metals, or other materials. FIG. 3a illustrates one embodiment in which the substrate 200 is silicon having a silicon dioxide layer formed thereon.

FIG. 3b depicts an organosilicate layer 204 formed on the substrate structure 250 of FIG. 3a. The organosilicate layer 204 is formed on the substrate structure 250 according to the process parameters described above. The thickness of the organosilicate layer is variable depending on the specific stage of processing. Typically, the organosilicate layer is deposited to a thickness of about 400 Å to about 700 Å.

A layer of energy sensitive resist material 208 is formed on the organosilicate layer 204. The layer of energy sensitive resist material 208 can be spin coated on the substrate to a thickness within a range of about 4,000 Å to about 10,000 Å. Most energy sensitive resist materials are sensitive to ultraviolet (UV) radiation having a wavelength less than about 450 nm (nanometers). Deep ultraviolet (DUV) resist materials are sensitive to UV radiation having wavelengths less than about 245 nm.

Dependent on the etch chemistry of the energy sensitive resist material used in the fabrication sequence, an intermediate layer 206 is formed on the organosilicate layer 204 prior to the layer of energy sensitive resist material 208. When the energy sensitive resist material 208 and the organosilicate layer 204 can

be etched using the same chemical etchants, the intermediate layer 206 functions as a mask for the organosilicate layer 204. The intermediate layer 206 is conventionally formed on the organosilicate layer 204.

- 5 The intermediate layer 206 may be an oxide, nitride, silicon oxynitride, amorphous silicon, or other suitable material.

An image of a pattern is introduced into the layer of energy sensitive resist material 208 by exposing such
10 energy sensitive resist material 208 to DUV radiation via mask 210. The image of the pattern introduced in the layer of energy sensitive resist material 208 is developed in an appropriate developer to define the pattern therethrough, as shown in FIG. 3c.

- 15 - Referring to FIG. 3d, the pattern defined in the energy sensitive resist material 208 is transferred through the organosilicate layer 204. The pattern is transferred through the organosilicate layer 204 using the energy sensitive resist material 208 as a mask. The
20 pattern is transferred through the organosilicate layer 204 using an appropriate chemical etchant. For example, fluorocarbon compounds such as fluoromethane (CF_4), fluoroethane (C_2F_6), and fluorobutene (C_4F_8) may be used to chemically etch the organosilicate layer 204.

- 25 Alternatively, when the intermediate layer 206 is present, the pattern defined in the energy sensitive resist material 208 is first transferred through the intermediate layer 206 using the energy sensitive resist material 208 as a mask. Thereafter, the pattern is
30 transferred through the organosilicate layer 204 using the intermediate layer 206 as a mask. The pattern is transferred through both the intermediate layer 206 as well as the organosilicate layer 204 using appropriate chemical etchants.

FIG. 3e illustrates the completion of the integrated circuit fabrication sequence by the transfer of the pattern defined in the organosilicate layer 204 through the silicon dioxide layer 202 using the organosilicate layer as a hardmask.

After the silicon dioxide layer 202 is patterned, the organosilicate layer 204 can optionally be stripped from the substrate 200 by etching it in a suitable chemical etchant.

B. Damascene Structure Incorporating an Organosilicate Layer

FIGS. 4a-4d illustrate schematic cross-sectional views of a substrate 300 at different stages of a damascene structure fabrication sequence incorporating an organosilicate layer therein. Damascene structures are typically used to form metal interconnects on integrated circuits. Depending on the specific stage of processing, substrate 300 may correspond to a silicon substrate, or other material layer that has been formed on the substrate 300. FIG. 4a, for example, illustrates a cross-sectional view of a substrate 300 having a first dielectric layer 302 formed thereon. The first dielectric layer 302 may be an oxide (e. g., silicon dioxide, fluorosilicate glass). In general, the substrate 300 may include a layer of silicon, silicides, metals, or other materials.

FIG. 4a illustrates one embodiment in which the substrate 300 is silicon having a fluorosilicate glass layer formed thereon. The first dielectric layer 302 has a thickness of about 5,000 Å to about 10,000 Å, depending on the size of the structure to be fabricated.

An organosilicate layer 304 is formed on the first dielectric layer 302. The organosilicate layer 304 is

formed on the first dielectric layer 302 according to the process parameters described above. The organosilicate layer 304 has a dielectric constant less than about 3.0, so as to prevent or minimize capacitive coupling between the metal interconnects to be formed in the damascene structure. The dielectric constant for the organosilicate layer is tunable, in that it can be varied in the desired range as a function of the reaction temperature as well as the composition of the gas mixture during layer formation.

The thickness of the organosilicate layer 304 is variable depending on the specific stage of processing. Typically, the organosilicate layer 304 has a thickness of about 200 Å to about 1000 Å.

Referring to FIG. 4b, the organosilicate layer 304 is patterned and etched to define contact/via openings 306 and to expose the first dielectric layer 302, in areas where the contacts/vias are to be formed. The organosilicate layer 304 is patterned using conventional lithography and etched using fluorocarbon compounds such as fluoromethane (CF_4), fluoroethane (C_2F_6), and fluorobutene (C_4F_8).

After the organosilicate layer 304 is patterned, a second dielectric layer 308 is deposited over the organosilicate layer 304. The second dielectric layer 308 may be an oxide (e. g., silicon dioxide, fluorosilicate glass). The second dielectric layer 308 has a thickness of about 5,000 Å to about 10,000 Å.

The second dielectric layer 308 is then patterned to define interconnect lines 310, as illustrated in FIG. 4c, preferably using conventional lithography processes. The interconnects 310 formed in the second dielectric layer 308 are positioned over the contact/via openings 306 in the organosilicate layer 304. Thereafter, both the interconnects 310 and contacts/vias 306 are

etched using reactive ion etching or other anisotropic etching techniques.

Referring to FIG. 4d, the interconnects 310 and contacts/vias 306 are filled with a conductive material 314 such as aluminum, copper, tungsten, or combinations thereof. Typically, copper is used to fill the interconnects 310 and contacts/vias 306 due to its low resistivity (resistivity about $1.7 \mu\Omega\text{-cm}$). The conductive material 314 is deposited using chemical vapor deposition, physical vapor deposition, electroplating, or combinations thereof, to form the damascene structure. Preferably, a barrier layer 316 such as tantalum, tantalum nitride, or other suitable barrier material is first deposited conformably on the sidewalls of the interconnects 310 and contacts/vias 306 to prevent metal migration into the surrounding dielectric layers 302, 308 as well as the organosilicate layer 304.

Although several preferred embodiments, which incorporate the teachings of the present invention, have been shown and described in detail, those skilled in the art can readily devise many other varied embodiments that still incorporate these teachings.

4 Brief Description of Drawings

10

The teachings of the present invention can be readily understood by considering the following detailed description in conjunction with the accompanying drawings, in which:

15 FIG. 1 depicts a schematic illustration of an apparatus that can be used for the practice of embodiments described herein;

FIG. 2 depicts a schematic cross-sectional view of a chemical vapor deposition (CVD) chamber;

20 FIGS. 3a-3e depict schematic cross-sectional views of a substrate at different stages of integrated circuit fabrication incorporating an organosilicate layer as an anti-reflective coating (ARC); and

25 FIGS. 4a-4d depict schematic cross-sectional views of a damascene structure at different stages of integrated circuit fabrication incorporating an organosilicate layer in such structure.

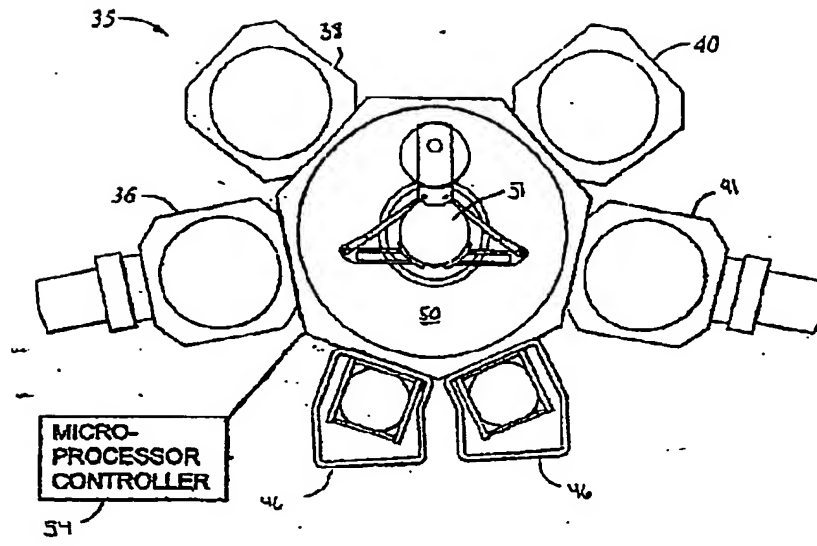


FIG. 1

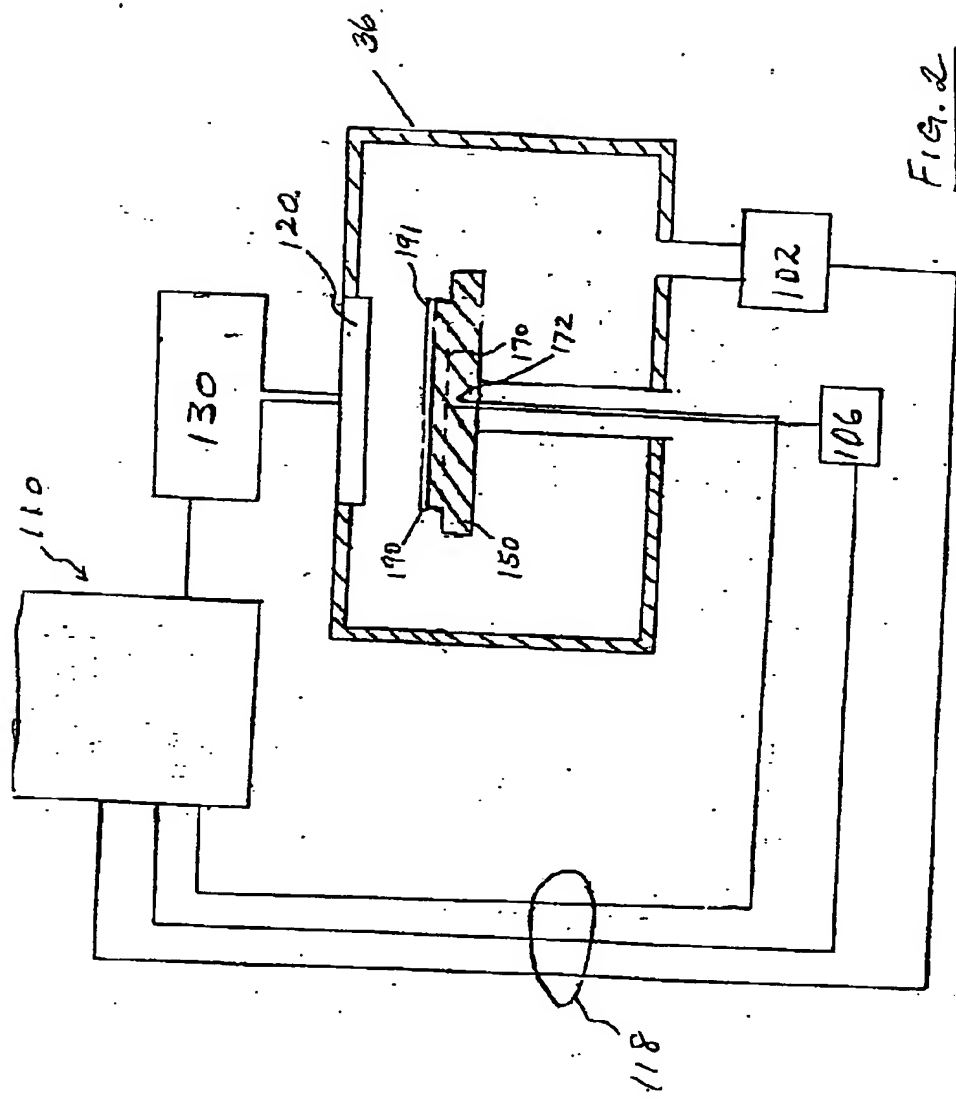


Fig. 2

250

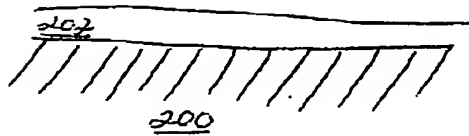


Fig. 3a

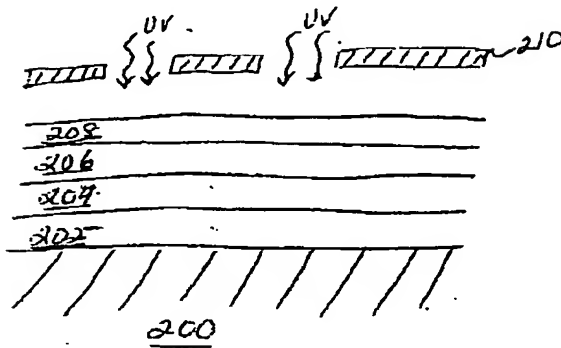


Fig. 3b

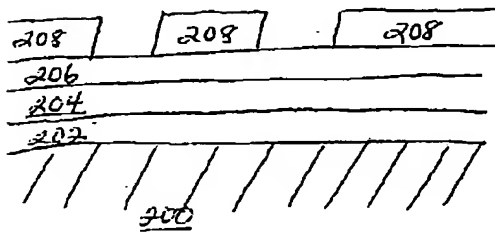


Fig. 3c

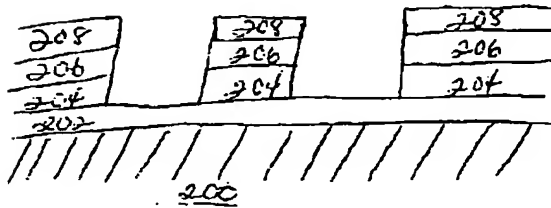


Fig. 3d

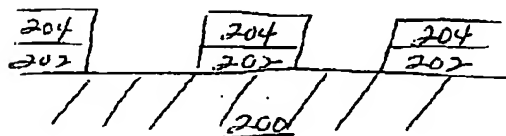


Fig. 3e

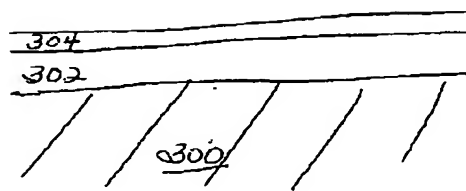


FIG. 4a

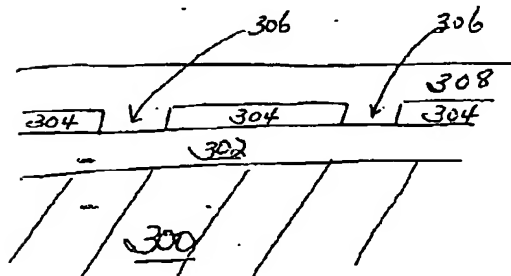


FIG. 4b

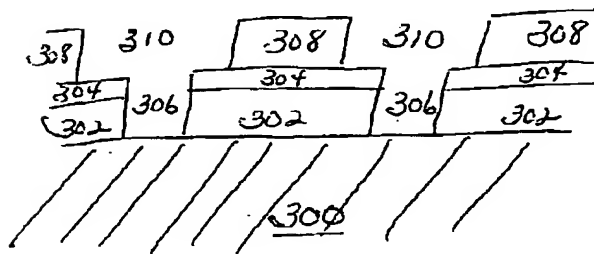


FIG. 4c

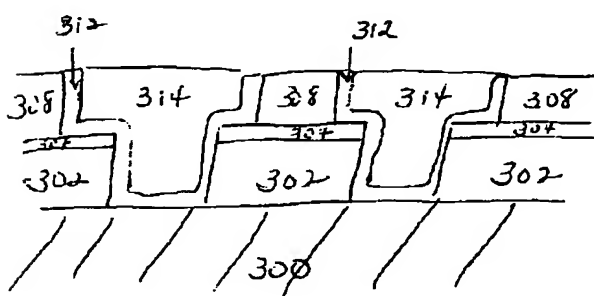


FIG. 4d

A method of forming an organosilicate layer is disclosed. The organosilicate layer is formed by applying an electric field to a gas mixture comprising a phenyl-based silane compound. The gas mixture may optionally
5 include an oxidizing gas. The organosilicate layer is compatible with integrated circuit fabrication processes. In one integrated circuit fabrication process, the organosilicate layer is used as an anti-reflective coating (ARC). In another integrated circuit fabrication process,
10 the organosilicate layer is incorporated into a damascene structure.

2 Representative Drawing Fig. 1